

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 13 日
Application Date

申請案號：092112995
Application No.

申請人：台達電子工業股份有限公司
Applicant(s)

局長
Director General



發文日期：西元 2004 年 1 月 27 日
Issue Date

發文字號：09320062650
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	具有可微調式壓控振盪器之電子裝置
	英文	ELECTRONIC DEVICE HAVING ADJUSTABLE VCO
二、 發明人 (共1人)	姓名 (中文)	1. 史承彥
	姓名 (英文)	1. SHIH, Cheng-Yen
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 桃園縣中壢市仁和里仁德五街3號3樓
	住居所 (英 文)	1. 3F, No. 3, Jen Te Wu St., Chung Li City, Taoyuan Hsien
三、 申請人 (共1人)	名稱或 姓名 (中文)	1. 台達電子工業股份有限公司
	名稱或 姓名 (英文)	1. DELTA ELECTRONICS, INC.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 桃園縣龜山鄉山頂村興邦路31-1號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 31-1, Hsin Bang Rd., San Ting Tsun, Kuei San Hsiang, Taoyuan Hsien, Taiwan, R.O.C.
代表人 (中文)	1. 鄭 崇 華	
代表人 (英文)	1. Bruce CHENG	



四、中文發明摘要 (發明名稱：具有可微調式壓控振盪器之電子裝置)

一種安置在電路板上的壓控振盪器可在製造過程中調整相位雜訊及輸出頻率範圍。此種壓控振盪器係由諧振電路、耦合電路與振盪電路三個部份組成，而耦合電路及諧振電路則分別具有可調式微帶電容器。經由對電路板的二導電層進行圖案化，以形成重疊之微帶，並在此二導電層夾著絕緣層以構成此種可調式微帶電容器。使用雷射光經由不同方向切割這些可調式微帶電容，以改變其電容量或使電容呈現出電感性，進而達成微調壓控振盪器之輸出頻率以及相位雜訊的目的。

伍、(一)、本案代表圖為：第8圖(a)

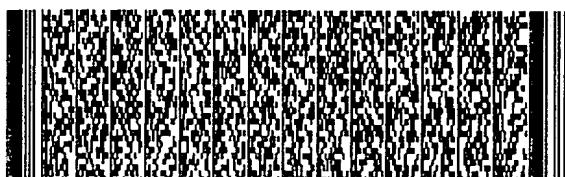
(二)、本案代表圖之元件代表符號簡單說明：

211 可調式微帶電容

231 可調式微帶電容

陸、英文發明摘要 (發明名稱：ELECTRONIC DEVICE HAVING ADJUSTABLE VCO)

A circuit board having a VCO that can be adjusted during manufacturing is disclosed. The VCO has a resonating circuit, a coupling circuit, and an oscillating circuit. The coupling circuit and the oscillating circuit have adjustable capacitors composed of micro strips on two conductive layers of the circuit board with an insulation layer between the two conductive layers. The micro



四、中文發明摘要 (發明名稱：具有可微調式壓控振盪器之電子裝置)

陸、英文發明摘要 (發明名稱：ELECTRONIC DEVICE HAVING ADJUSTABLE VCO)

strips are cut in different directions by laser beams to adjust the capacity of the capacitors or to make the capacitor react as inductance so that the output frequency and the phase noise of the VCO is accurate or good enough to improve the production's yield rate.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

二、主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係關於一種壓控振盪器，且特別關於一種能夠在製造過程中微調輸出頻率範圍的壓控振盪器。

【先前技術】

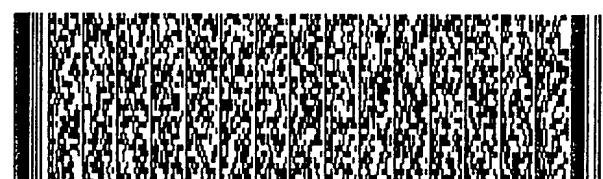
不管是類比電路或是數位電路，今日的電路設計大量使用振盪器，以達成各式的訊號處理或通訊功能。壓控振盪器 (Voltage Control Oscillator) 就是一種用來產生振盪訊號的重要元件。壓控振盪器之工作原理，在於對其輸入不同的參考電壓，即能輸出不同的振盪頻率。

雖然壓控振盪器的發展歷史久遠，然而隨著現代電子設備對於振盪器的品質要求不斷提昇，壓控振盪器的設計也在不斷地翻新。雖如此，還是有許多的問題有待克服。

其中一個常見的問題是，在製造壓控振盪器的過程中，往往因為材料上的限制或是製程控制上的困難，使得壓控振盪器在量產過程中造成輸出頻率偏差或相位雜訊變差的結果。然而，由於此時振盪器已經組裝完成，因此如何有效控制壓控振盪器之製造良率，便成為一大挑戰。

另一個常見的問題是，隨著電子裝置越來越精巧，整個電路板的設計也被要求走向積集化，因此，如何能夠有效利用電路板的每一處空間，都成了極待追求的目標。

並且，現在有越來越多的高頻產品，例如無線電話或是無



五、發明說明 (2)

線網路等。以目前的表面粘著元件，因為其電極端點寄生著對高頻不連續之雜散效應，故對於高頻之特性產生相當嚴重的限制。因此在高頻的領域中，如何掌握材料特性以達成最好之產品品質更是重要的工程。

【發明內容】

因此，本發明之目標即為提出一種具有微調能力的壓控振盪器，且此壓控振盪器具有節省電路板使用空間的效果，使其更適用於輕薄短小之高頻通訊產品。

依據本發明之第一實施例之電子裝置，其具有圖案化之第一導電層與圖案化之第二導電層，且在第一導電層與第二導電層之間有一絕緣層。經圖案化之第一導電層供承載壓控振盪器之部分電路元件，例如電阻、電晶體等。該壓控振盪器具有諧振電路(resonate circuit)、耦合電路(coupling circuit)，及振盪電路(oscillating circuit)。此外，第一導電層經由圖案化形成複數微帶(micro-strips)，供連接該壓控振盪器之電路元件。並且，第一導電層之複數微帶中於耦合電路部份具有經由圖案化形成之導電微帶，而第二導電層亦具有一相重疊之另一導電微帶，且此二微帶間夾著一絕緣層以形成一可調式串聯微帶電容器。

在製造過程中，經由對上電容微帶進行切割，例如使用雷射光進行切割，可改變此可調式微帶電容之電容量。由於

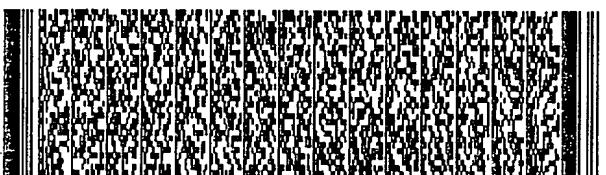


五、發明說明 (3)

此可調式微帶電容之一端連接至諧振電路，另一端連接至振盪電路，當其電容量改變時，振盪電路與諧振電路間的耦合量亦隨之改變此將同時影響振盪器之輸出頻率以及相位雜訊。然而在本實施例中，我們僅著重於藉由此種壓控振盪器之結構設計，來獲得最低之相位雜訊輸出，關於振盪頻率之改變將搭配第二實施例來加以補償。

依據本發明之第二實施例之電子裝置，其具有圖案化之第一導電層與圖案化之第二導電層，且在第一導電層與第二導電層之間有一絕緣層。經圖案化之第一導電層供承載壓控振盪器之部分電路元件，例如電阻、電晶體等。該壓控振盪器亦具有諧振電路、耦合電路，及振盪電路。此外，第一導電層經由圖案化形成複數微帶，供連接該壓控振盪電路元件。並且，第一導電層之複數微帶中於諧振電路部份具有經由圖案化形成之導電微帶，而第二導電層亦具有一相重疊之另一導電微帶，且此二微帶間夾著一絕緣層以形成一可調式並聯微帶電容器。

在製造過程中，經由對上微帶進行不同方向的切割，例如使用雷射光進行切割，可改變此可調式微帶電容器之電容量或使其電容本身呈現出電感性。此可調式微帶電容器安置於諧振電路中，且一端與諧振電路的電感連接，另一端接地。當以第一方向切割上微帶時，可調式微帶電容呈現出電感性，以降低諧振電路之諧振頻率；且當以第二方向切割上微帶時，可調式微帶電容之電容量降低，以增高諧振電路之諧振頻率，藉此以微調該壓控振盪器所產生振盪



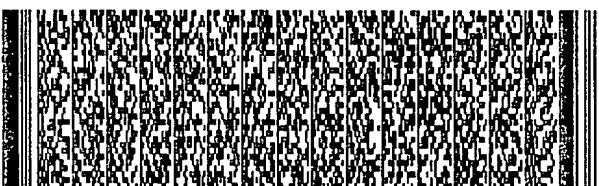
五、發明說明 (4)

頻率。

依據本發明之第三實施例之電子裝置，其同時使用前面兩種實施例所述之技巧。也就是說，其同時在耦合電路及諧振電路使用微帶電容器及對微帶的切割，以期於大量製造過程中之壓控振盪器能夠同時兼具最低之相位雜訊並獲得最準確之輸出頻率之微調目的。

因此，本發明至少具有下列優點。

首先，依據本發明所設計之壓控振盪器能充分地運用了電路板的空間，因此達成了更精巧的設計。其次，依據本發明所設計之壓控振盪器，能夠避免製造過程中因為材料或製程限制對壓控振盪器之製造良率所帶來的困擾，特別是在更高頻的震盪器應用時，本發明的優點將更顯得突出。第三，依據本發明所設計的壓控振盪器，在耦合電路部分使用可調式微帶電容器，成功的取代了傳統之表面黏著電容器，不但提供了微調相位雜訊之能力，並且克服了傳統表面黏著元件於電極端點所造成之不連續現象，進一步提升了此振盪器之輸出品質。第四，依據本發明所設計的壓控振盪器，其在諧振電路的可調式微帶電容中，使用不同方向的切割，巧妙地改變電容量或讓電容器本身呈現出電感性的新穎方式，藉此以提供雙向的頻率調整能力。第五，依據本發明所製作的壓控振盪器，因為其具有微調的功能，因此透過微調也能大幅地改善製作的良率。第六，本發明利用微帶電容來取代傳統之表面黏著電容器，更進一步降低材料成本，有效提升產品價格之競爭力。



【實施方式】

請參照第1圖，係例示一壓控振盪器10的結構示意圖。壓控振盪器10係利用外部控制電壓17來調整振盪器10之輸出頻率。如第1圖所示，壓控振盪器10包含有一諧振電路11、一耦合電路13，以及一振盪電路15。振盪電路15係用來激發振盪並維持振盪訊號的延續，而諧振電路11可限縮振盪電路15所產生的振盪頻率將振盪器之工作頻率範圍局限在所需的頻率區間。耦合電路13則用來連接諧振電路11及振盪電路15。此外，調整耦合電路13亦能進一步調整振盪電路15與諧振電路11間之耦合量來進一步達成相位雜訊調整之目的。

接著，請參照第2圖，係例示一種壓控振盪器20之電路示意圖。壓控振盪器20亦藉由一外部控制電壓27來調整振盪器20的輸出頻率。如第2圖所示，壓控振盪器20包含有一諧振電路21、一耦合電路23與一振盪電路25。

在此示意例中，諧振電路21係由若干電容、電感、一可調式微帶電容211與一可藉由電壓調整之變容二極體等電路元件所組成。耦合電路23則由另一個可調式微帶電容231所構成。至於振盪電路25則由若干電容、電感以及一雙載子電晶體(BJT)等電路元件所組成。必須指出的是，此處所繪製的壓控振盪器20僅供示意，習知技術者當可使用各種些微差異之電路架構，仍應規屬於本發明之範圍。



五、發明說明 (6)

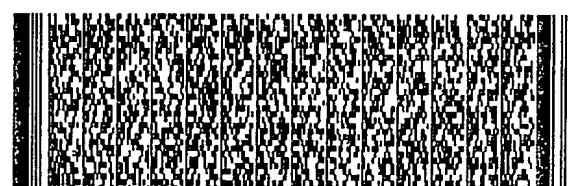
本發明之重要特徵包括對可調式電容211, 231所提出的設計及微調方式。以下將以三個實施例對之加以說明。

第一較佳實施例

在此實施例中，安裝於電子裝置電路板上的壓控振盪器，係經由調整耦合電路中的可調式串聯微帶電容器，如第2圖中的可調式電容231，以達成在製造壓控振盪器過程中，調整其相位雜訊的工作。

請參照第3圖，第3圖例示一種壓控振盪器30之電路板結構。如第3圖所示，壓控振盪器30包括一諧振電路31、一耦合電路33及一振盪電路35。諧振電路31、耦合電路33及振盪電路35之電路構造，可參考第2圖所示之電路示意圖。首先，利用圖案化第一導電層32來形成複數微帶。這些微帶具有導電性，用來連接諧振電路31、耦合電路33及振盪電路35之電路元件。在這些微帶中包括一上微帶3310，以構成耦合電路33之微帶電容331之一部份。

此外，利用圖案化一第二導電層36，使第二導電層36至少形成一下微帶，且此下微帶與第一導電層32之上微帶3310重疊。並且，在第一導電層32與第二導電層36間夾藏一絕緣層34。絕緣層34具有一穿孔，在此穿孔中填充導電性材料，而經由導電材料，可將第二導電層36與第一導電層32之上微帶3310重疊之下微帶連接到位於第一導電層32之振盪電路，並藉此使得上微帶3310、下微帶及絕緣層32共同構成一可調式微帶電容器331。



五、發明說明 (7)

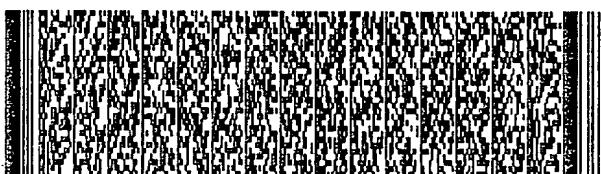
接著，利用雷射光或其他切割工具，部分切割上微帶3310，以改變可調式電容331之電容量，藉此可改變耦合電路之電性，而調整壓控振盪器30之相位雜訊，以獲得最低之相位雜訊輸出。

為了更清楚說明可調式微帶電容器331的結構，以下請參照第4圖(a)，係第3圖的壓控振盪器30之組合示意圖。

如前所述，可調式微帶電容器331係作為壓控振盪器30之耦合電路33的電路元件，於一端33101連接諧振電路元件31，並於另一端33102連接振盪電路元件35。可調式微帶電容器331係由上微帶3310、絕緣層34及下微帶3312所構成。絕緣層34具有穿孔341，其內填充導電性材料3314，以將下微帶3312連接到振盪電路元件35。因此，藉由第4圖(a)的結構，可得到第4圖(b)所示的壓控電路30之結構示意圖。

接著，請參看第5圖(a)與第5圖(b)。此二圖示意就俯視圖觀察上微帶3310兩種不同的調整狀態。在製造壓控振盪器30的過程中，可以用雷射光或其他切割工具，在上微帶3310進行切割，例如第5圖(a)與第5圖(b)中所示的切割軌跡33103。藉由在上微帶3310的不同位置進行切割，可使可調式微帶電容331獲得不同的電容量。例如第5圖(a)所示的切割軌跡，相對於第5圖(b)所示之切割軌跡，前者可使可調式微帶電容331具有較小之電容值。

由於可調式微帶電容331係安置於壓控振盪器30的耦合電路中，因此當其電容量改變時，便會改變壓控振盪器之振盪電路與諧振電路間之耦合量，隨切割微帶多寡而呈現出不



五、發明說明 (8)

同之相位雜訊以及輸出頻率，然而在本實施例中所探討的是如何藉由耦合電容之調整來獲得最佳之耦合量，以獲取最低之相位雜訊輸出，對於頻率的改變如果可能超出規格制定範圍，則應該搭配第二實施來加以補償。

第二較佳實施例

在此實施例中，安裝於電子裝置電路板上的壓控振盪器，係經由調整諧振電路中的可調式並聯微帶電容器，如第2圖中的可調式微帶電容211，以達成在製造壓控振盪器過程中，調整其輸出頻率的工作。

請參照第6圖(a)，其例示一種壓控振盪器40之電路板結構及其線路。壓控振盪器40包括一諧振電路、一耦合電路及一振盪電路三部份。諧振電路、耦合電路及振盪電路之電路構造，可參考第2圖所示之電路示意圖。

在此實施例中其電路結構如下。首先，將第一導電層42圖案化以形成複數微帶。這些微帶具有導電性，用來連接諧振電路、耦合電路及振盪電路之電路元件。並且，在這些微帶中包括一上微帶4110，其係位於諧振電路中成為諧振電路之一部份。

此外，將第二導電層46圖案化，使第二導電層46至少形成一個下微帶接地，並與第一導電層42之上微帶4110重疊。並且，在第一導電層42與第二導電層46間安置一絕緣層44。絕緣層44具有一穿孔481，在穿孔481中填充導電性材料4116，而經由導電材料4116，可將第二導電層46與第一

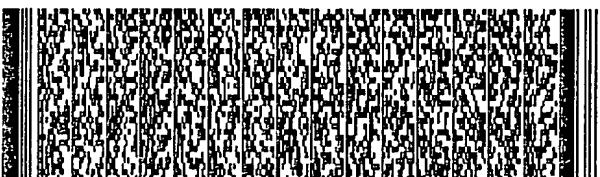
五、發明說明 (9)

導電層42重疊之下微帶連接到位於第一導電層42之振盪電路，藉此使得上微帶4110、下微帶及絕緣層44共同構成一可調式微帶電容器411，且此可調式微帶電容器安置於諧振電路中。

接著，決定壓控振盪器的輸出頻率應該調高或調低。當決定調低輸出頻率時，利用雷射光或其他切割工具，以一第一方向A部分切割上微帶，此時，該微帶電容將因為電波傳輸路徑增長而呈現出電感性，藉此以降低諧振電路之諧振頻率。相對地，如果決定要調高輸出頻率時，則利用雷射光或其他切割工具，以一第二方向B部分切割上微帶，藉此以降低微帶電容411之電容量，進而達到增高諧振電路之諧振頻率的目的。藉由上述方法，便可調整壓控振盪器所輸出振盪頻率。

為了更清楚地說明此種可調式微帶電容器之結構，請參照第6圖(b)，此圖例示可調式電容器411的結構。由於此可調式電容器411與第一實施例之可調式電容331部分結構類似，因此在下面的說明中，標號與前面相同者，其意義可參照前面的描述。

可調式電容器411係由上微帶4110、下微帶4112及夾在二者間的絕緣層44構成。上微帶4110及下微帶4112分別經由圖案化第一導電層42及第二導電層46而成。在此例子中，可調式電容411之上微帶4110與電感49及電感43相接，另一端則經由絕緣層48的穿孔481中的導電性材質4116連接到地。此外，請參照第6圖(c)，此圖例示可調式微帶電容器411與



五、發明說明 (10)

電感49相接並與電感43並聯的電路示意圖。

接著，請參照第7圖(a)與第7圖(b)，其說明以第一方向A切割可調式微帶電容器411的上微帶4110，藉此使得可調式微帶電容器411呈現出電感性，並改變其諧振電路之諧振頻率，進而調整壓控振盪器之輸出頻率範圍。

舉例來說，如果以雷射光或其他切割工具在上微帶4110切出第7圖(a)的軌跡41103，則可降低壓控振盪器的輸出頻率。如果想要使壓控振盪器的輸出頻率降得更低，則可切出如第7圖(b)的軌跡41105。

接著，請參照第7圖(c)與第7圖(d)，此二圖說明以第二方向B切割可調式微帶電容411的上微帶4110切出第7圖(c)的軌跡41107與第7圖(d)的軌跡41109，藉此以改變可調式電容411的電容值使得諧振頻率將因為並聯電容量減小而上升。如果以雷射光或其他切割工具在上微帶4110切出第7圖(d)的軌跡41109，則壓控振盪器的輸出頻率可以升得更高。

第三較佳實施例

除了上述之兩個實施例係分別在耦合電路及諧振電路上安置可調式微帶電容器，另一種實施例則為同時在耦合電路及諧振電路上安置可調式微帶電容器。

也就是說，第三實施例係結合第一實施例及第二實施例。請參照第8圖(a)，此圖例示一種結合第一實施例與第二實施例之電路板。在此電路板上，具有由微帶所構成的可調



五、發明說明 (11)

式微帶電容211與231，分別安置於壓控振盪器的耦合電路與諧振電路。其中，可調式微帶電容211可在不同位置切割，以提供不同的耦合電容量，來獲得最低之相位雜訊。至於可調式微帶電容231則可於X方向，及Y方向切割，藉此以精確地調整壓控振盪器的輸出頻率。

此外，請參照第8圖(b)，此圖例示第8圖(a)之電路板的立體爆炸圖。藉此並配合前面的說明，則可更清楚地掌握本發明之技術。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖係繪示一壓控振盪器的結構示意圖。

第2圖係繪示一壓控振盪器電路的電路元件示意圖。

第3圖係繪示依據本發明第一實施例之電路板示意圖。

第4圖(a)係繪示依據本發明第一實施例可調式電容結構之剖面爆炸圖。

第4圖(b)係繪示第4圖(a)之電路示意圖。

第5圖(a)係繪示調整依據本發明第一實施例可調式電容的示意圖。

第5圖(b)係繪示調整依據本發明第一實施例可調式電容的示意圖。

第6圖(a)係繪示依據本發明第二實施例製作之可調式電容結構的剖面圖。

第6圖(b)係繪示第6圖(a)之可調式電容結構的剖面爆炸圖。

第6圖(c)係繪示電路實施例示意圖。

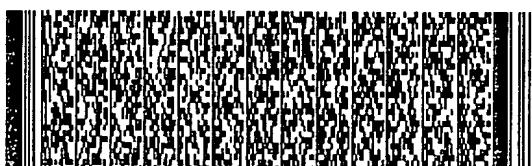
第7圖(a)係繪示以第一方向調整依據本發明第一實施例可調式電容的示意圖。

第7圖(b)係繪示以第一方向調整依據本發明第一實施例可調式電容的示意圖。

第7圖(c)係繪示以第二方向調整依據本發明第一實施例可調式電容的示意圖。

第7圖(d)係繪示以第二方向調整依據本發明第一實施例可調式電容的示意圖。

第8圖(a)係繪示依據本發明第三實施例的示意圖；以及



圖式簡單說明

第8圖(b)係繪示依據本發明第三實施例各層元件的示意圖。

【元件代表符號簡單說明】

- 10 壓控振盪器
- 11 諧振電路
- 13 緊耦合電路
- 15 振盪電路
- 17 控制電壓
- 20 壓控振盪器
- 21 諧振電路
- 211 可調式微帶電容
- 23 緊耦合電路
- 231 可調式微帶電容
- 25 振盪電路
- 27 控制電壓
- 30 壓控振盪器
- 31 諧振電路
- 32 第一導電層
- 33 緊耦合電路
- 331 可調式微帶電容
- 3310 上微帶
- 33101 連接端
- 33103 切割軌跡



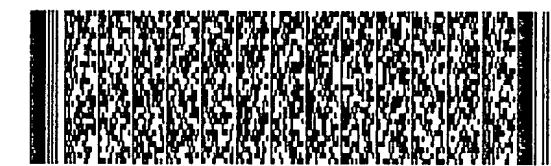
圖式簡單說明

- 3312 下微帶
- 3314 導電性材料
- 34 絝緣層
- 36 第二導電層
- 40 壓控振盪器
- 411 可調式微帶電容
- 4110 上微帶
- 4112 下微帶
- 4116 導電性材料
- 41103 切割軌跡
- 41105 切割軌跡
- 41107 切割軌跡
- 41109 切割軌跡
- 42 第一導電層
- 43 電感
- 44 絝緣層
- 441 穿孔
- 45 振盪電路
- 46 導電層
- 48 絝緣層
- 481 穿孔
- 49 電感



六、申請專利範圍

1. 一種具有相位雜訊微調功能的電子裝置，包含：
一壓控振盪器之複數電路元件，其中該壓控振盪器具有一諧振電路、一耦合電路及一振盪電路；
一第一圖案化導電層，供安置該複數電路元件，且該第一圖案化導電層具有複數微帶，供連接該複數電路元件，且該複數微帶中包含一第一上微帶形成於該耦合電路中；
一第二圖案化導電層，具有一與第一上微帶相互重疊之第一下微帶；
一第一絕緣層，置於該第一導電層及該第二導電層之間，且該絕緣層包含一第一透孔，其中該第一透孔內填充導電性材料，並藉由該透孔連接該第一下微帶至該振盪電路，使該第一上微帶、該第一下微帶及該第一絕緣層共同構成該耦合電路中之一第一可調式微帶電容器，其中，藉由部分切割該第一上微帶改變該第一可調式微帶電容之電容值，藉此亦可微調該壓控振盪器，以獲得最低之相位雜訊。
2. 如申請專利範圍第1項所述之電子裝置，其中該第一可調式微帶電容之一端連接至該諧振電路，且該第一可調式微帶電容之另一端則連接至該振盪電路。
3. 如申請專利範圍第2項所述之電子裝置，其中該第一導電層之該些微帶更包含在該諧振電路中之一第二上微帶，且



六、申請專利範圍

該第二導電層更包含一與第二上微帶相互重疊之第二下微帶，而該第二上微帶、該第一絕緣層及該第二下微帶構成一第二可調式微帶電容，且該第二可調式微帶電容與該諧振電路中之一電感相接，藉此以經由部份切割該第二上微帶以改變該諧振電路之電路特性，其中當以一第一方向切割該第二上微帶時，該第二可調式微帶電容呈現出電感性，以降低該諧振電路之一諧振頻率，且當以一第二方向切割該第二上微帶時，該第二可調式微帶電容之電容值降低，以增高該諧振電路之該諧振頻率，藉此亦可供微調該壓控振盪器所產生振盪頻率之範圍。

4. 如申請專利範圍第3項所述之電子裝置，其中該第二可調式微帶電容與該電感之一端相接，另一端則連接到地。

5. 如申請專利範圍第4項所述之電子裝置，更包含一第三圖案化導電層及一第二絕緣層，其中該第二絕緣層安置於該第三導電層及第二導電層之間，且該第二絕緣層包含一第二穿孔，該第二穿孔填充導電性材料，該第三導電層則連接至接地，以提供該一導電層及該第二導電層之該些電路元件接地之用。

6. 一種具有微調頻率功能的電子裝置，包含：
一壓控振盪器之複數電路元件，其中該壓控振盪器具有一諧振電路、一耦合電路及一振盪電路；



六、申請專利範圍

一 第一圖案化導電層，供安置該複數電路元件，且該第一圖案化導電層具有複數微帶，供連接該複數電路元件，且該複數微帶中包含一第一上微帶形成於該諧振電路中；
一 第二圖案化導電層，具有一與第一上微帶相互重疊之第一下微帶；
一 絝緣層，置於該第一導電層及該第二導電層之間，使該第一上微帶、該第一下微帶及該絝緣層共同構成該諧振電路中之一可調式微帶電容，該可調式微帶電容與該諧振電路之一電感相接，其中，當以一第一方向切割該第一上微帶時，該可調式微帶電容呈現出電感性，以降低該諧振電路之一諧振頻率，且當以一第二方向切割該第一上微帶時，該可調式電容之電容值降低，以增高該諧振電路之該諧振頻率，藉此以微調該壓控振盪器所產生振盪頻率之範圍。

7. 如申請專利範圍第6項所述之電子裝置，其中該第一可調式微帶電容與該電感之一端相接，另一端則連接到地。
8. 如申請專利範圍第7項所述之電子裝置，更包含一第三圖案化導電層及一第二絝緣層，其中該第二絝緣層安置於該第三導電層及第二導電層之間，且該第二絝緣層包含一穿孔，該穿孔填充導電性材料，該第三導電層連接至接地，以提供該一導電層及該第二導電層之該些電路元件接地之用。



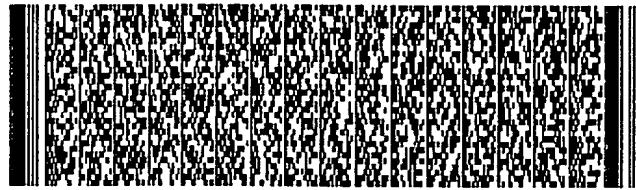
六、申請專利範圍

9. 如申請專利範圍第8項所述之電子裝置，其中該第一導電層之該些微帶更包含該耦合電路中之一第二上微帶，且該第二導電層更包含形成一與第二上微帶相互重疊之第二下微帶，使該第二上微帶、該第一絕緣層及該第二下微帶構成一第二可調式微帶電容器，藉此，經由部份切割該第二上微帶可改變該耦合電路之該第二可調式微帶電容之電容值，進而微調該壓控振盪器以獲得最低之相位雜訊。

10. 如申請專利範圍第9項所述之電子裝置，其中該第二可調式微帶電容之一端連接至該諧振電路，且該第二可調式微帶電容之另一端則連接至該振盪電路。



第 1/22 頁



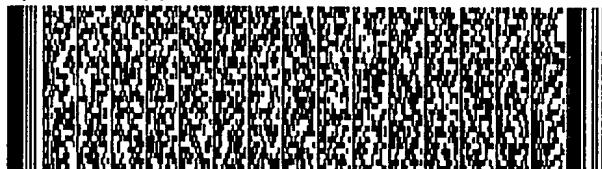
第 2/22 頁



第 4/22 頁



第 5/22 頁



第 6/22 頁



第 7/22 頁



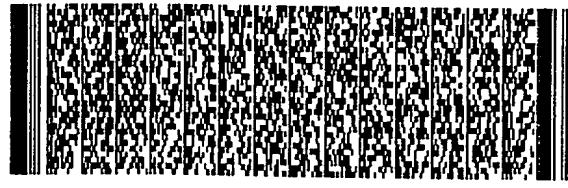
第 8/22 頁



第 9/22 頁



第 2/22 頁



第 3/22 頁



第 5/22 頁



第 6/22 頁



第 7/22 頁



第 8/22 頁



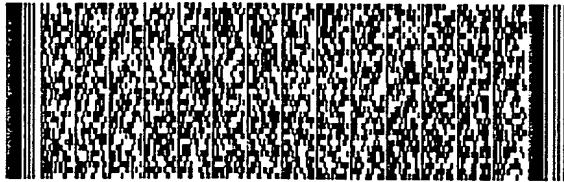
第 9/22 頁



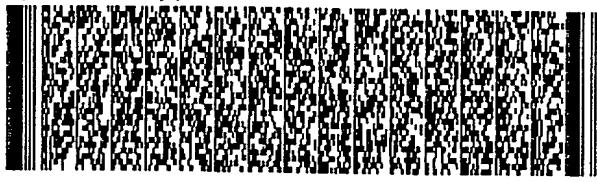
第 10/22 頁



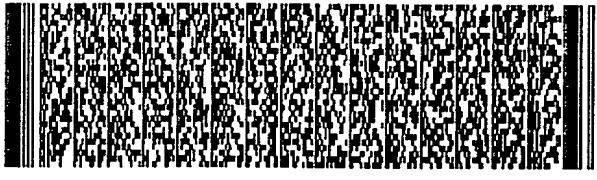
第 10/22 頁



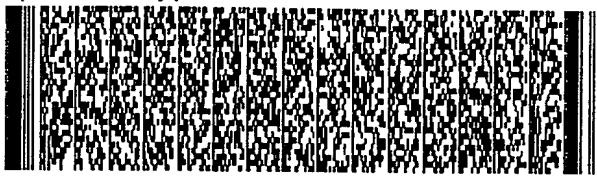
第 11/22 頁



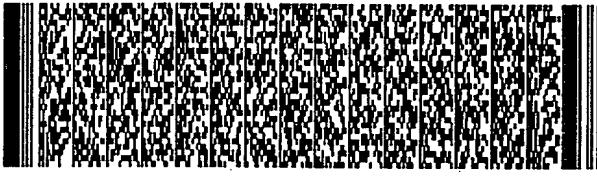
第 11/22 頁



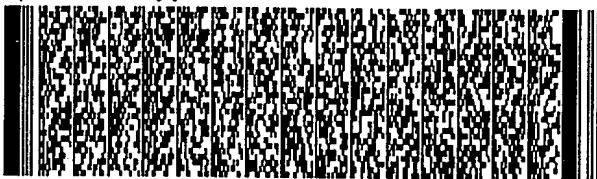
第 12/22 頁



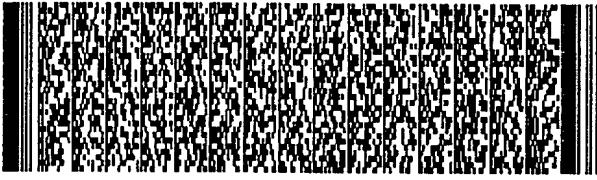
第 12/22 頁



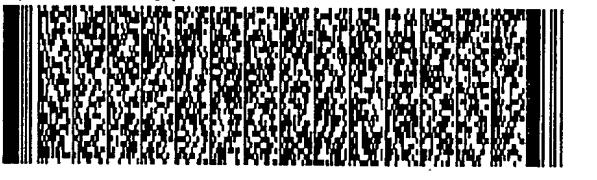
第 13/22 頁



第 13/22 頁



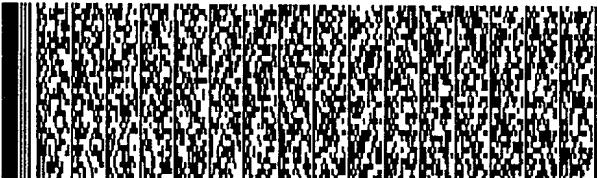
第 14/22 頁



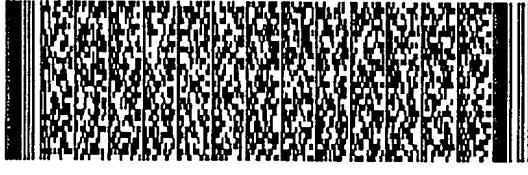
第 14/22 頁



第 15/22 頁



第 16/22 頁



第 17/22 頁



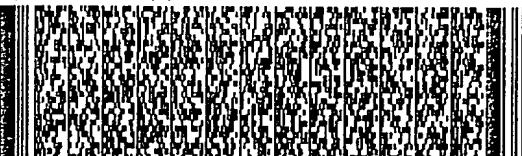
第 18/22 頁



第 19/22 頁



第 19/22 頁



第 20/22 頁



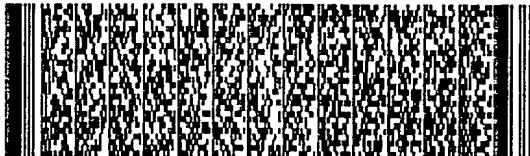
第 20/22 頁



第 21/22 頁

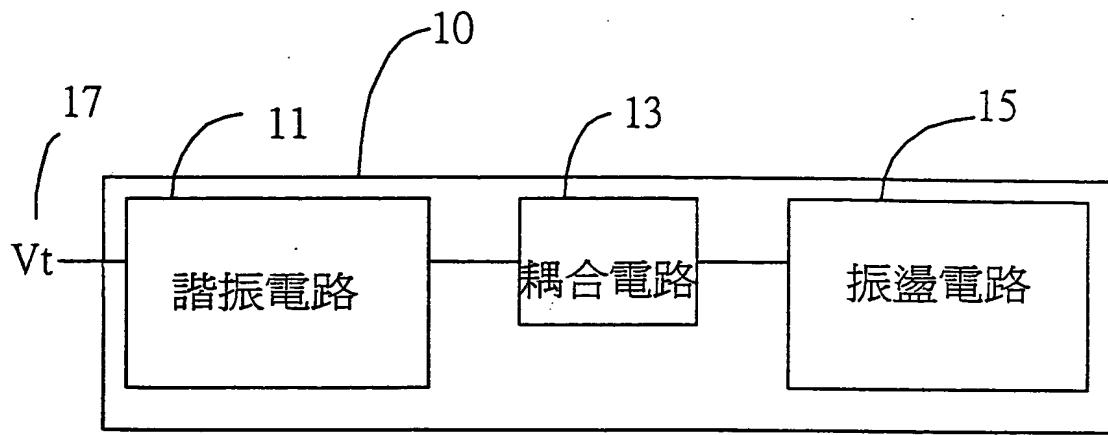


第 21/22 頁

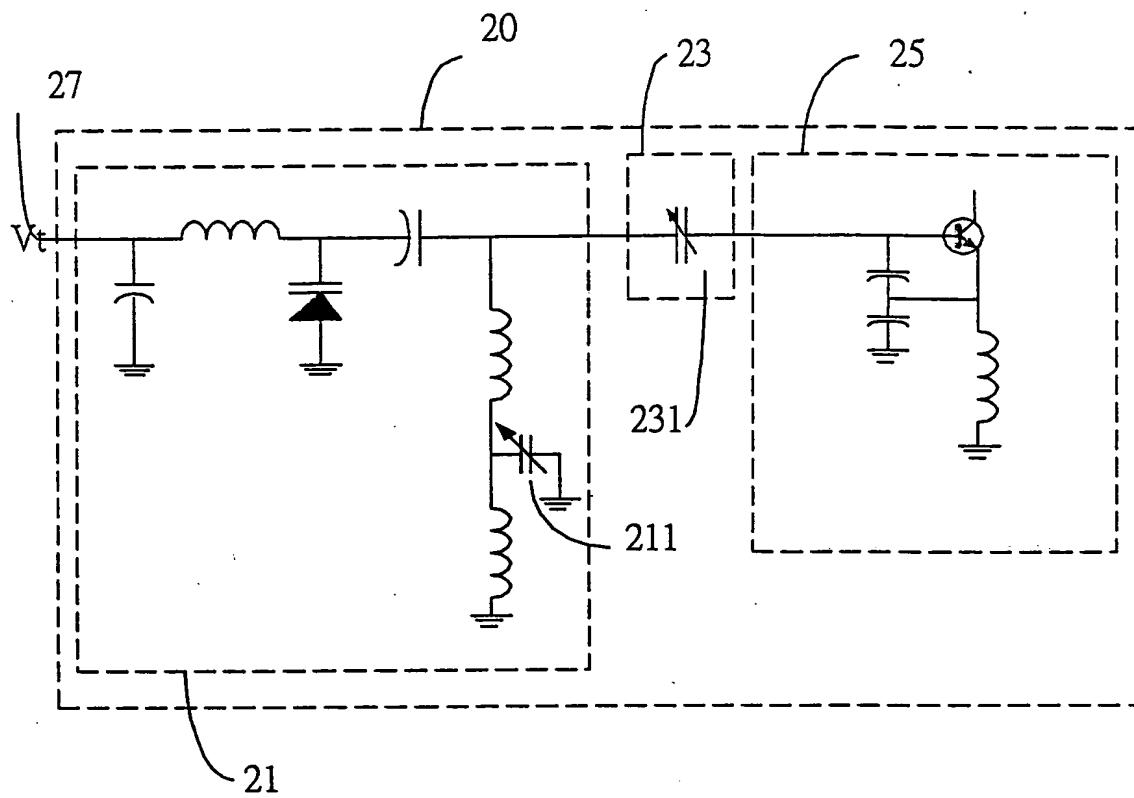


第 22/22 頁

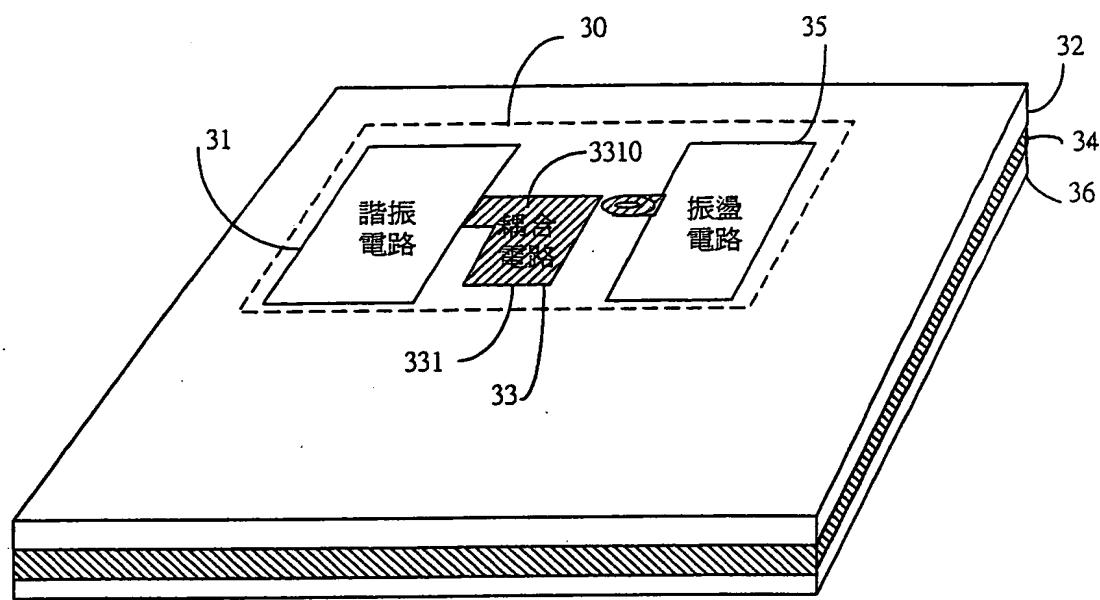




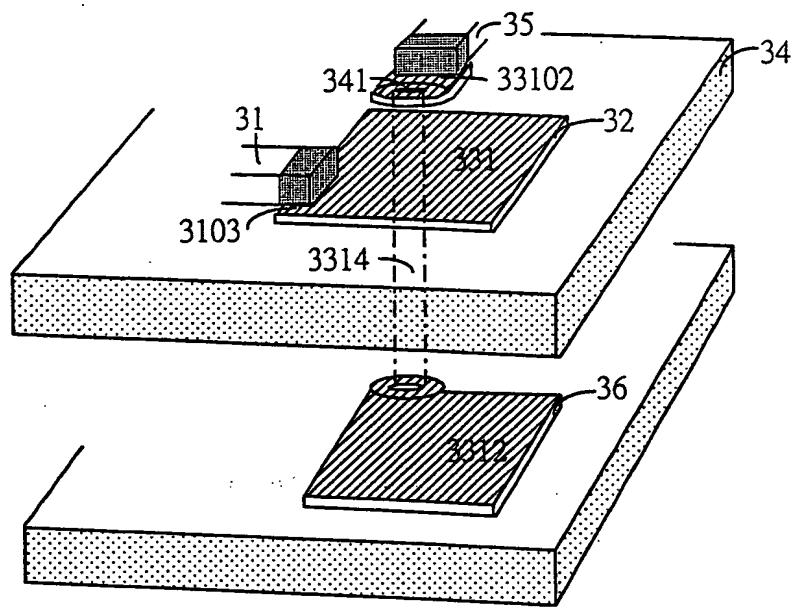
第1圖



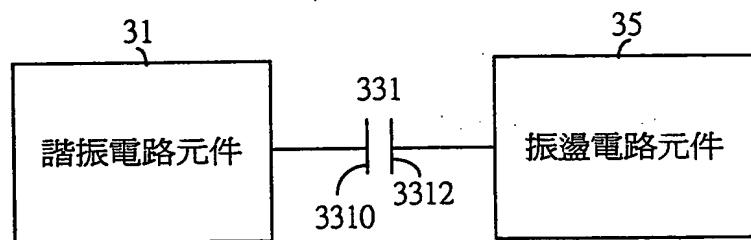
第2圖



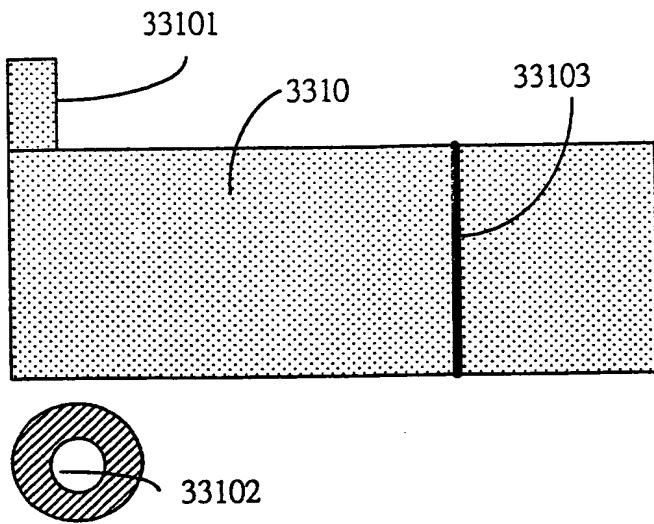
第3圖



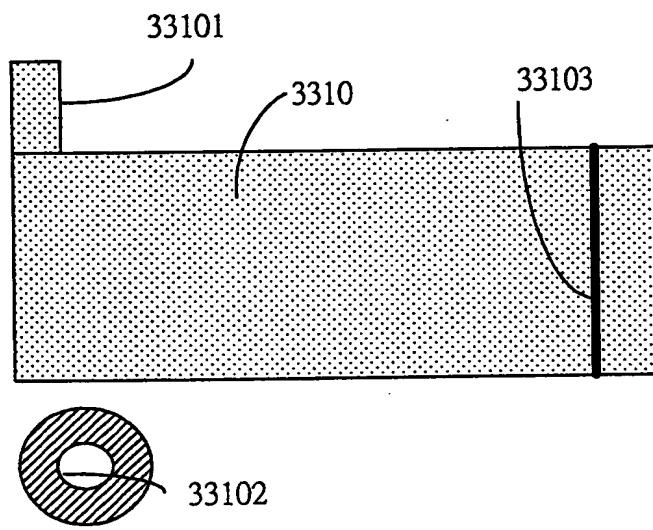
第4圖(a)



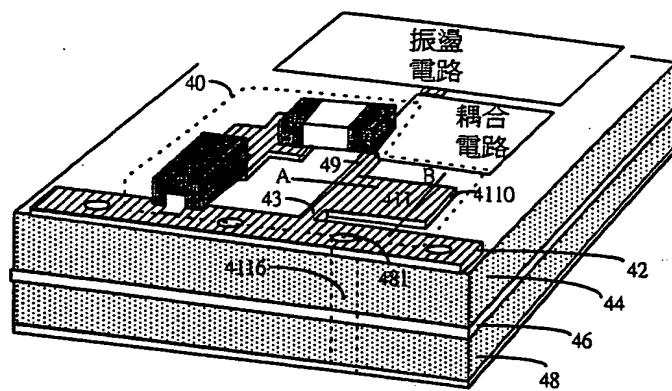
第4圖(b)



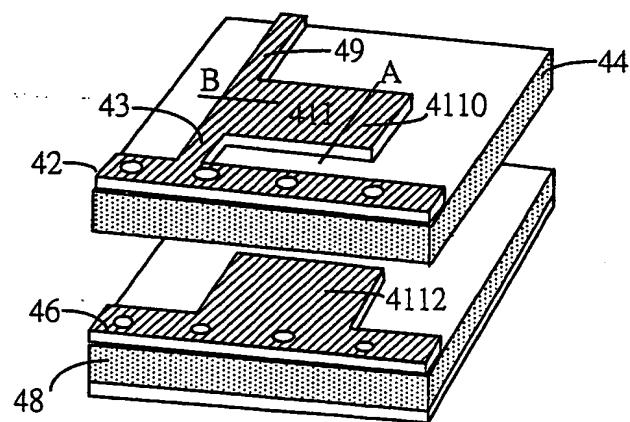
第5圖(a)



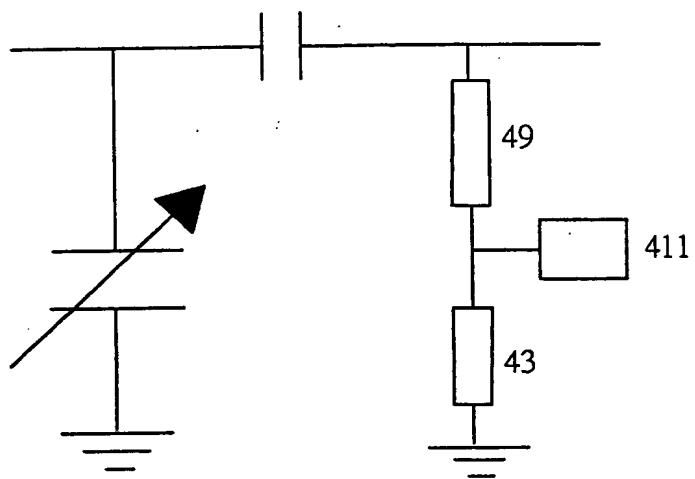
第5圖(b)



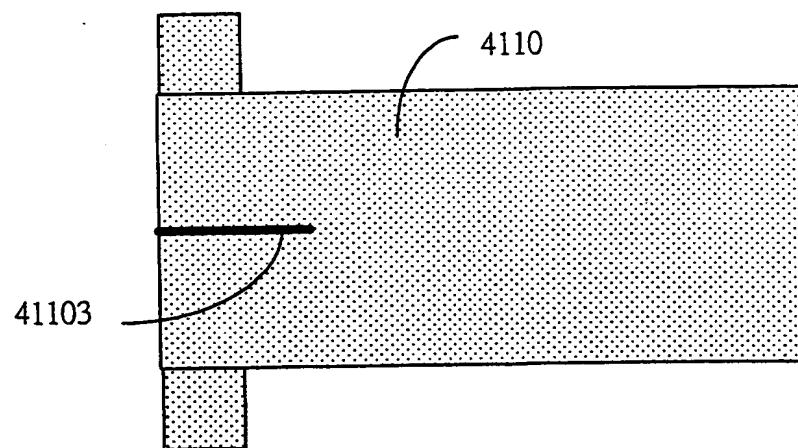
第6圖(a)



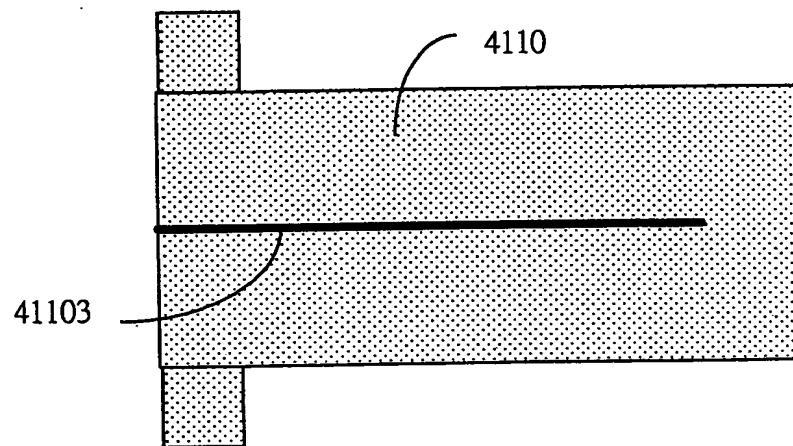
第6圖(b)



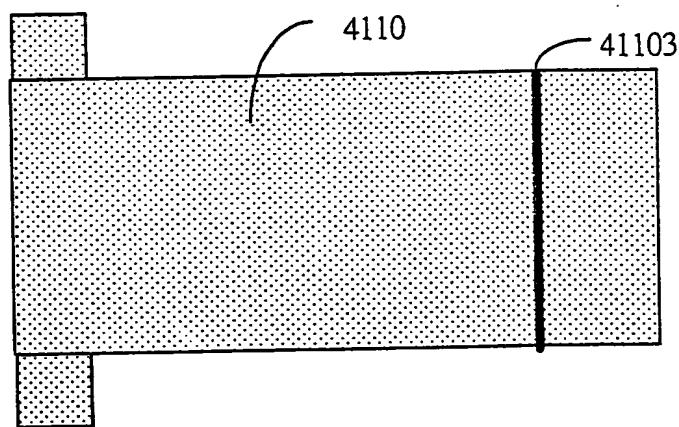
第6圖(c)



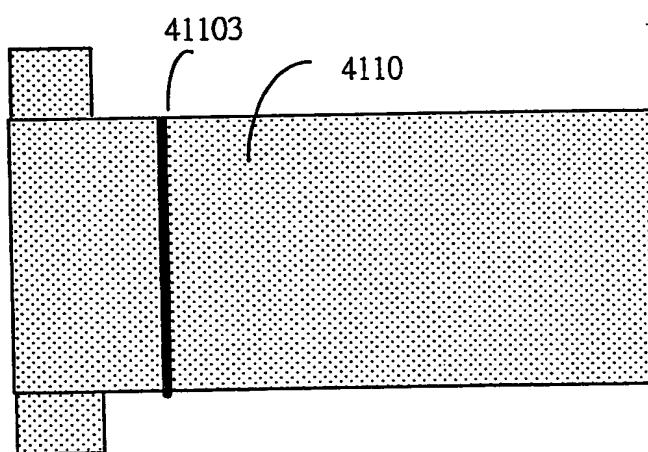
第7圖(a)



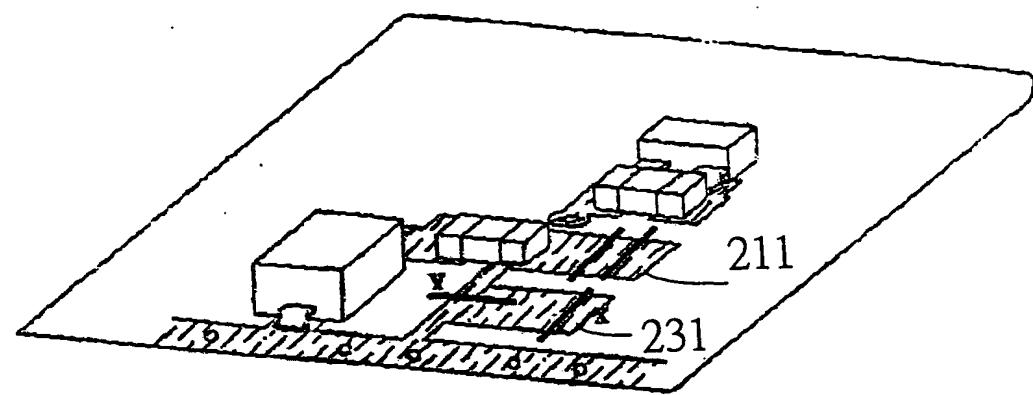
第7圖(b)



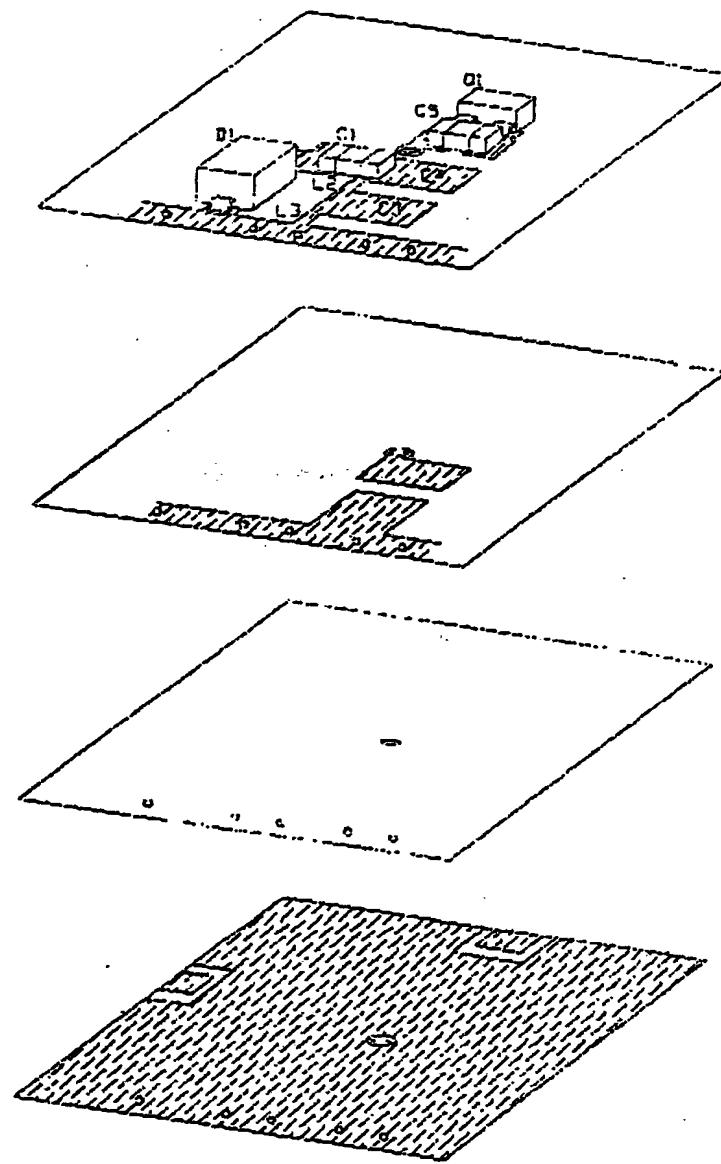
第7圖(c)



第7圖(d)



第8圖(a)



第8圖(b)